

# ITWissen

Das große Online-Lexikon  
für Informationstechnologie

Glossar

Leiterplatte

- **AR, aspect ratio**
- **Europakarte**
- **FPC, flexible printed circuitry**
- **HDI, high density interconnect**
- **IPC, association connecting electronics industries**
- **Leiterbahn**
- **Leiterplatte, LP**
- **Microstrip**
- **Microvia**
- **MID, moulded interconnect device**
- **RoHS, restriction of hazardous substances**
- **Sackloch**
- **SMT, surface mounted technology**
- **Stripline**
- **THR, through hole reflow**
- **THT, through hole technology**
- **Via**
- **Wirelaid**
- **Impressum**

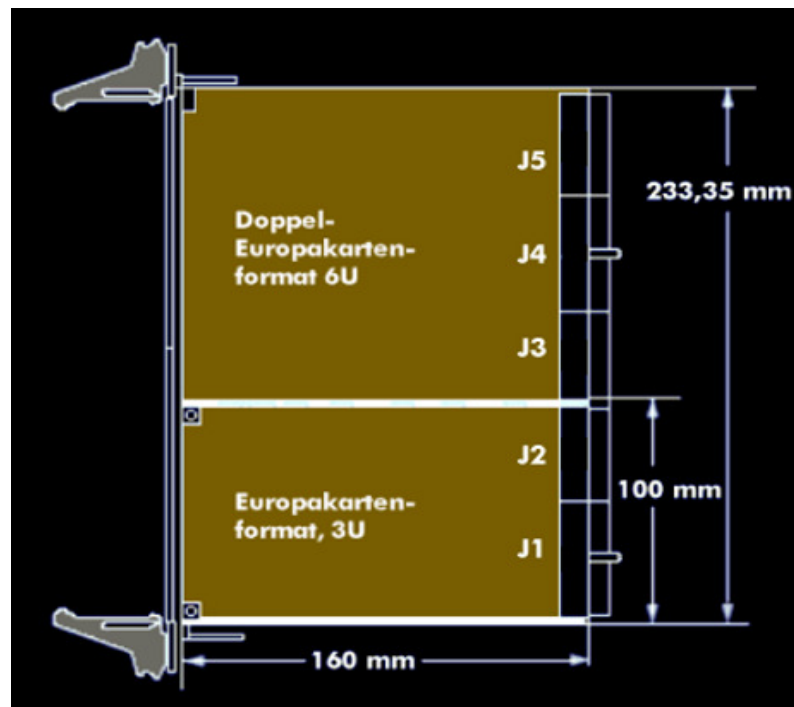
# Leiterplatte

## AR, aspect ratio

Der Begriff Aspect Ratio (AR) wird u.a. bei *Leiterplatten* benutzt und gibt das Verhältnis zwischen der Leiterplattendicke und dem Bohrlochdurchmesser an. Dieses Verhältnis wird auch als Streckenverhältnis bezeichnet. Hat die Leiterplatte (PCB) beispielsweise eine Dicke von 0,2 mm und die Bohrung einen Durchmesser von 0,02 mm, dann ist das Aspect Ratio 10:1. Beim Bohrungsdurchmesser ist zu beachten, dass Board-Entwickler als Größe für den Durchmesser die so genannte Finished Hole Size (FHS) benutzen, also den Lochdurchmesser von der fertigen Bohrung und nicht den Durchmesser des Bohrers.

Das Aspect Ratio ist ein wichtiger Kennwert für die Bestückung der Leiterplatten mit den verschiedenen BGA-Packages.

## Europakarte eurocard



Einsteckkarte im Europa- und Doppel-Europaformat

Die Europakarte ist eine Einschubkarte für Racks und hat eine Größe von 100 mm x 160 mm. Dieses standardisierte Format hat 3 Höheneinheiten (HE) und wird mit 3U-Format bezeichnet. Die Steckerleisten befinden sich hinten an der Einschubkarte; die Verriegelungshebel an der Vorderseite sorgen für den nötigen Andruck und die Verriegelung der Europakarte. Die Europakarte wird in die Führungsschienen der Racks eingeführt.

# Leiterplatte

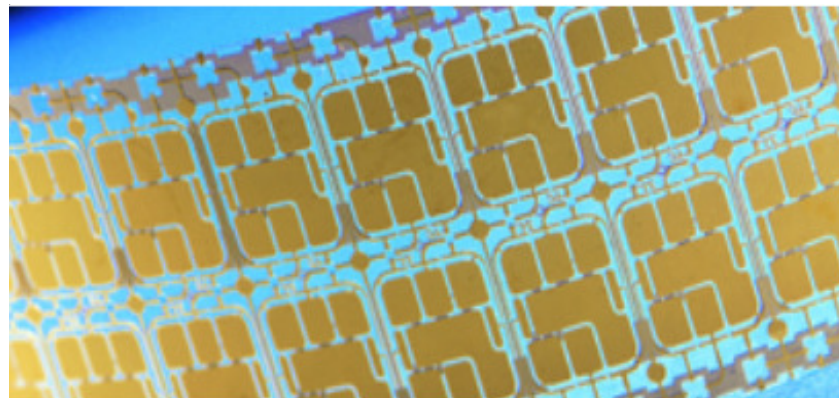
Ein weiteres häufig genutztes Format ist das der Doppel-Europakarte, das eine Größe von 233,35 mm x 160 mm hat und 6 Höheneinheiten belegt. Dieses Board wird als 6U-Format bezeichnet.

Die Boardformate sind vom IEC in dem Standard IEC 60297 definiert. Das Europaformat 3U sieht zwei Steckleisten vor, beim Doppelformat 6U sind es fünf. Die Steckleisten auf den Boards werden mit J1 bis JS durchnummeriert; die auf der Backplane mit P1 bis PS.

Neben den genannten Boardformaten gibt es noch weitere mit Kartentiefen von 230 mm und 340 mm, sowie bei der selten verwendeten Bauform mit 400 mm Kartentiefe. Darüber hinaus gibt es mit dem 9U-Format noch eine größere Karte mit einer Baugröße von 360 mm und einer Bautiefe von 340 mm. Dieses Format wird u.a. im VME-Bus und VXI-Bus benutzt.

## FPC, flexible printed circuitry

Flexible Printed Circuitry (FPC) sind elektronische Schaltungen auf flexiblem Basismaterial. Bei dieser Technologie werden die *Leiterbahnen* und Schaltungen auf ein flexibles Basismaterial aufgedruckt, geätzt, kaschiert oder mit leitender Druckerfarbe mittels Drucker



Flexible Printed Circuitry (FPC), Foto: Parlex

aufgebracht. Die gedruckten Schaltungen können ein- oder beidseitig auf das Trägermaterial aufgebracht werden. Die Leiterbahnabstände können 0,2 mm betragen.

Flachbandkabel in FPC-Technologie sind allerdings aufwendiger in der Herstellung als die in Leiterausführung.

## HDI, high density interconnect

### HDI-Leiterplatte

Die zunehmende Miniaturisierung von Geräten, Baugruppen und Bauteilen stellt immer weitere Anforderungen an die Bauelemente- und Leiterbahndichte von *Leiterplatten*. Die konstruktiven Lösungen werden durch die Verkleinerung der Pad-Durchmesser, durch Reduzierung der *Leiterbahnbreite* und des Leiterbahnabstands, die Erhöhung der Lagenzahl und der *Microvias* für die Kontaktierungen erreicht. Alle diese Konstruktionsmerkmale kennzeichnen High Density Interconnection (HDI), die HDI-Leiterplatten.

Die technischen Merkmale für HDI-Leiterplatten sind durch die Leiterbahnbreite von  $<120\ \mu\text{m}$  und dem Leiterbahnabstand von  $<120\ \mu\text{m}$  sowie dem Einsatz von *Blind-Vias* charakterisiert. Bedingt durch die enorme Leiterbahndichte kann jede Lage mehr Leiterbahnen aufweisen, wodurch die Lagenzahl reduziert werden kann.

Der HDI-Lagenaufbau, der im Standard *IPC-2315* beschrieben ist, besteht prinzipiell aus der Kernlage aus Epoxidharz, den Prepregs, das sind vorimprägnierte, faserverstärkte Schichten, und dem HDI-Dielektrikum. Vom Aufbau her gibt es mehrere unterschiedliche HDI-Typen: HDI-Typ I arbeitet mit Durchkontaktierungen und *Microvias*. Die Lagenanzahl variiert und hängt von dem Seitenverhältnis der Durchkontaktierungen und von der Dicke des FR-4-Dielektrika ab, das bei hohen Temperaturen delaminieren kann. Um eine hinreichende Zuverlässigkeit zu erhalten, sollte das Verhältnis von Kontaktierungslänge und Lochdurchmesser mindestens 10 sein.

Beim HDI-Typ II werden *Microvias* benutzt und innenliegende Durchkontaktierungen, die sogenannten *Burried Vias*. Diese verdeckten Durchkontaktierungen werden nach der Bohrung durch weitere Lagen abgedeckt. *Microvias* können neben oder auch über den innenliegenden Durchkontaktierungen angebracht werden. Die Lagenanzahl ist bei den HDI-Typen I und II begrenzt.

Im Unterschied zu HDI-Typ II befinden sich beim HDI-Typ III mindestens zwei *Microvia*-Lagen

auf mindestens einer Leiterplattenseite. Die Microvias können direkt über den verdeckten Vergrabungen angeordnet werden. Diese HDI-Leiterplatte eignet sich für große, dicht bestückte Platinen mit mehreren BGA-Packages mit vielen Pins. Mit den HDI-Typen IV, V und VI gibt es noch drei weitere HDI-Typen, die allerdings nicht für BGA-bestückte Leiterplatte genutzt werden.

HDI-Leiterplatten werden in mobilen Endgeräten, in Handys, PDAs, Smartphones und in der Unterhaltungselektronik eingesetzt.

## IPC, association connecting electronics industries

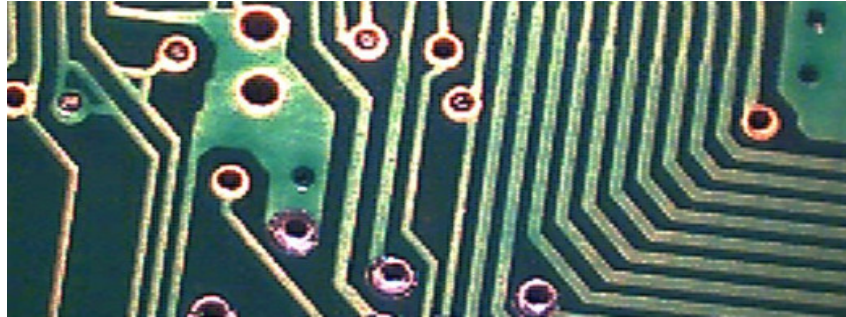
Die Association Connecting Electronics Industries (*IPC*) wurde 1957 als Institut für gedruckte Schaltungen, Institute for Printed Circuits, gegründet. Später wurde diese Bezeichnung in Institute for Interconnecting and Packaging Electronic Circuits geändert und diese wurde 1999 wiederum in Association Connecting Electronics Industries umbenannt. Beibehalten wurde lediglich das schon immer verwendete Akronym IPC.

Die IPC ist eine Vereinigung, die sich mit den Problemen, Lösungen, Strategien und Produktionstechniken von gedruckten Schaltungen im weitesten Sinne beschäftigt. Als weltweit agierende Organisation mit über 2.500 Mitgliedsfirmen beschäftigt sich die IPC mit allen Facetten der Entwicklung, Herstellung und Produktion von *Leiterplatten* und deren Bestückungstechniken. Sie erstellt Marktprognosen, erarbeitet Standards, gibt Richtlinien für die Baugruppenfertigung und die Qualitätssicherung heraus und fördert die Schulung des Firmenpersonals und die Produktionstechniken.

Die IPC-Richtlinien umfassen den Montageprozess und die Tests für elektronische Baugruppen in dem die Qualität des Endprodukts durch die richtige Handhabung der Leiterplatten, der zu bestückenden Bauelemente, des Lotes, der Flussmittel und der Produktionsmaschinen bestimmt wird. <http://www.ipc.org>

## Leiterbahn

*conductor path*



*Leiterplatte mit Leiterbahnen und Vias*

Leiterbahnen sind elektrisch leitende Verbindungen auf einer *Leiterplatte*. Sie werden für die Strompfade, Masse und die Temperaturableitung benutzt. Damit der Stromtransport möglichst verlustarm erfolgt, sind die Leiterbahnen aus Kupfer, das einen geringen spezifischen Widerstand

hat, und werden bei der Leiterplattenherstellung aus dem aufkaschierten Kupferbelag ausgeätzt. Dies geschieht mit lithografischen und galvanischen Verfahren.

Leiterbahnen gibt es in handelsüblichen Leiterbahndicken, die genormten Leiterbahnbreiten werden durch die Konstruktionsprogramme festgelegt. Der sich daraus ergebende Leiterquerschnitt bestimmt den Strom, der durch die entsprechende Leiterbahn fließen kann. Die genormten Leiterbahndicken liegen zwischen 9  $\mu\text{m}$  und 400  $\mu\text{m}$ , die Leiterbahnbreiten zwischen 50  $\mu\text{m}$  und 10 mm. Bei dickeren Leiterbahnen spricht man von Dickkupfer-Leiterplatten. Der Abstand zwischen zwei Leiterbahnen wird durch die Spannungsfestigkeit der zwischen diesen liegenden Isolation und die gegenseitige kapazitive Beeinflussung bestimmt. Leiterplatten werden ja nicht nur einseitig mit Kupferfolie kaschiert, sondern sind oft mehrlagig als Multilayerplatinen ausgeführt. Die Verbindung zwischen zwei oder mehreren Leiterbahnen durch die Leiterplatte durch Bohrungen und durchkontaktierte Bohrungen, den sogenannten *Vias*.

## Leiterplatte, LP

*PCB, printed circuit board*

Gedruckte Schaltungen, auch Leiterplatten genannt, sind metallkaschierte, glasfasergetränkte Epoxydharzplatten oder Polyimid- und Polyesterfolien, auf denen die *Leiterbahnen* durch

# Leiterplatte

Ätztechniken aus der Metallkaschierung ausgeätzt werden.

Standard-Leiterplatten haben Epoxydharzplatten als Trägerelemente für die Bauelemente, Sockel, Steckplätze, Steckverbinder usw. die auf diesen befestigt werden. Zur Klassifizierung sind die Basismaterialien von Leiterplatten in FR-Klassen (FR, Flame Retardant) eingeteilt. Häufig eingesetzte Leiterplatten sind flammwidrige FR4-Leiterplatten mit einer Dicke von 0,8 mm.

Da die Leiterbahnen auf dem Trägermaterial immer kreuzungsfrei verlegt sein müssen, kann man nur bei einfachen elektronischen Schaltungen mit einer einzigen Leiterbahnebene arbeiten. Bei steigender Komplexität werden beide Seiten der Trägerplatte mit Leiterbahnen ausgestattet. Außerdem können auch beide Seiten mit Bauelementen bestückt werden.

Gebäuchliche Leiterplatten	Reaktionsharz	Verstärkungsmaterial
FR-2	Phenolharz	Hartpapier
FR-3	Epoxydharz	Hartpapier
FR-4	Epoxydharz	Glasgewebe-Verbundstoff
FR-5	Epoxydharz	Glasgewebe-Verbundstoff
Hochtemp. FR-4		Glasgewebe-Verbundstoff
<b>FR, Flame Retardant Flammwidrig</b>		

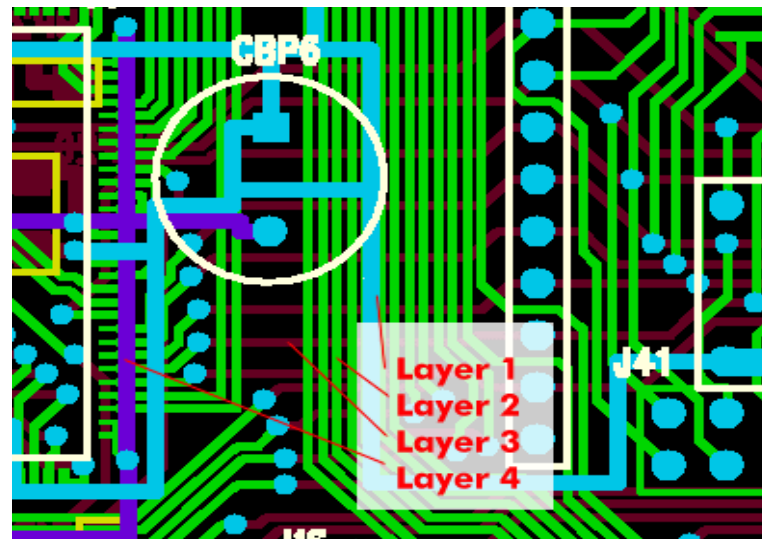
*Nach NEMA definierte Basismaterialien für Leiterplatten*

Reicht die doppelseitige Leiterbahnführung für die Schaltungsrealisierung nicht aus, geht man zur Multilayertechnik über. Dabei werden mehrere dünnere Epoxydharzplatten, die alle mit kaschierten Leiterbahnen ausgestattet sind, passgenau aufeinander geklebt. Anstelle der Epoxydharzplatten treten bei weiter steigender Komplexität kupferkaschierte Polyimid- oder Polyesterfolien, die nur 50 µm dünn sein können. Dadurch kann eine Leiterplatte aus mehreren Leiterbahnebenen

# Leiterplatte

bestehen, das können durchaus 10 bis 20 sein. Die Grenze der Multilayertechnik liegt etwa bei 28 Lagen. Bei dieser Lagenzahl wird das Dielektrikum so dünn, dass es bei höheren Temperaturen für bleifreies Löten zu Problemen kommt. Für die Kontakte zwischen den verschiedenen Leiterbahnen von Multilayer-Leiterplatten sorgen Durchkontaktierungen und *Vias*.

Reicht die bei Standard-Leiterplatten erreichbare Komponenten- und Leiterbahndichte nicht aus, so bietet sich mit der *HDI-Leiterplatte* ein Lagenaufbau mit kleineren Leiterbahnbreiten und -abständen. Inzwischen gibt es auch embedded Techniken, bei denen passive Bauelemente auf den Innenlagen von Multilayer-Leiterplatten eingebettet werden und so auf den Platinenoberflächen Platz für aktive Bauelemente schaffen.



Beispiel für eine Multi-Layer-Schaltung. Die einzelnen Layer sind farblich kenntlich gemacht.

Die Leiterbahnen selber sind aus gut leitendem Material wie Kupfer oder Silber und zur Einschränkung der Korrosion teilweise auch in Gold kontaktiert. Die Leiterbahnabstände sind bei modernen gedruckten Schaltungen durch die Kontaktabstände der Sockel bestimmt und liegen bis hin zu 0,5 mm. Technisch können bereits Leiterbahnbreiten und -abstände von 20 Mikrometer erzeugt werden. Durch den hohen Feinheitsgrad lassen sich Chip on Boards (CoB) und Multi-Chip-Module (MCM) problemlos in eine Schaltung integrieren. Mit den

Leiterbahnen selbst können Kapazitäten und hochfrequente Leitungen nachgebildet werden. Beispiele hierfür sind *Striplines* und *Microstrips*.

Die Bauteile, Sockel und Steckerleisten werden in *Durchstecktechnik* (THT) in die Leiterplatte eingelassen und durchkontaktiert, sie können aber auch mittels *SMT-Technik* auf der Oberfläche der Leiterplatte verlötet, leitgeklebt oder gebondet werden.

Für Leiterplatten gibt es standardisierte Größen. Die am häufigsten verwendeten Formate für Einschubplatten für Gestelleinbau sind die *Europakarte* und die Doppel-Europakarte.

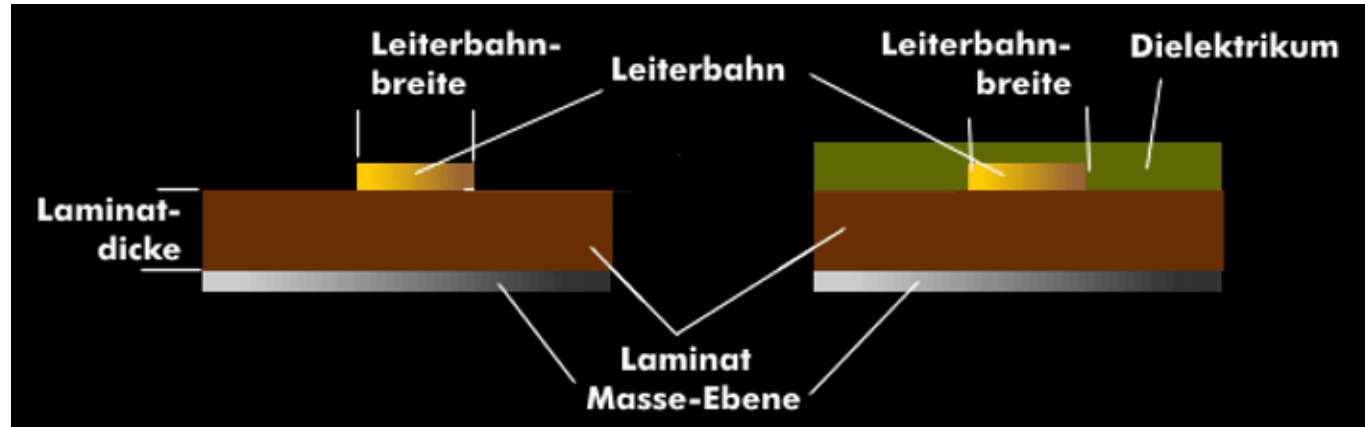
## Microstrip

Microstrips wurden für die Übertragung von hochfrequenten Signalen auf *Leiterplatten* entwickelt. Bei der Übertragung von hochfrequenten Signalen und Digitalsignalen spielt die Leiterbahnführung auf der Leiterplatte eine funktionsentscheidende Rolle. undefinierte Impedanzen der *Leiterbahnen* verursachen bei hohen Frequenzen Phasenverschiebungen und bei kurzzeitigen Anstiegsflanken können sie die Schaltzeiten beeinträchtigen. Die Probleme, die undefinierte Impedanzen von Leiterbahnen auslösen können, führen bei High-Speed-Logiken zu Funktionsbeeinträchtigungen.

Microstrips und *Striplines* sind Techniken mit denen Leiterbahnen so konstruiert werden, dass sie definierte Impedanzen haben.

Microstrips sind flache, planare Leiterbahnen für die Übertragung von hochfrequenten Signalen. Sie werden auf Leiterplatten und in monolithischen Mikrowellen-ICs (MMIC) eingesetzt. Entwickelt wurden sie von den ITT-Labs in die 50er Jahren. Microstrips bestehen aus einer Leiterbahn, dem Microstreifen, aufgebracht auf dem Basislaminat oder einem dielektrischen Substrat, und der Masse-Ebene mit der Potentialreferenz. Das Laminat separiert die Leiterbahn von der Masse-Ebene und bildet mit dieser eine Kapazität. Das Dielektrikum oberhalb der Leiterbahn kann Luft sein oder ein dielektrischer Überzug aus

# Leiterplatte



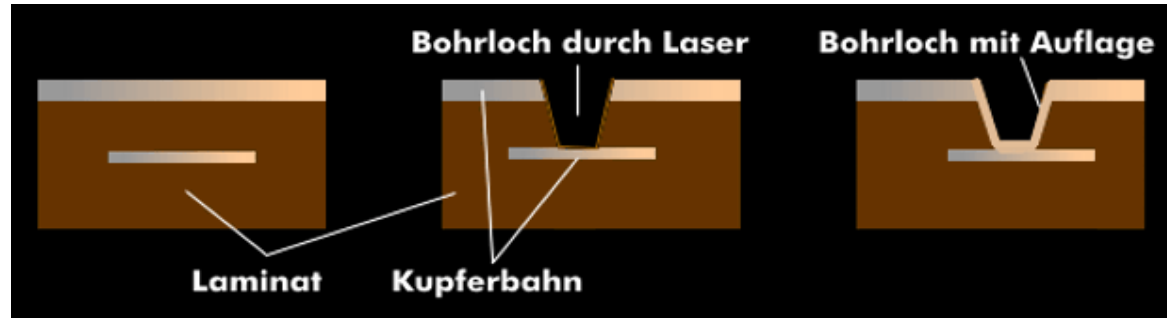
*Aufbau eines Microstrips, als Surface und Coated Microstrip*

Lötstopplack.

Die Impedanz eines Microstrips ist abhängig von der Leiterbahn-Induktivität, der effektiven Dielektrizitätskonstante und der Kapazität. Letztere wird bestimmt durch die Breite der planaren Leiterbahn, durch die Dicke des Laminats und dessen Permittivität. In der Praxis liegt die Impedanz eines Microstrips mit einer Leiterbahnbreite von 200  $\mu\text{m}$ , der sich auf einem Laminat mit einer Dicke von 200  $\mu\text{m}$  befindet, das eine Dielektrizitätskonstante von 5 hat, zwischen 40 Ohm und 50 Ohm. Die Leiterbahndicke reduziert die Impedanz nur unwesentlich.

Wenn sich oberhalb der Leiterbahn Luft befindet, spricht man von einem Surface Microstrip, ist oberhalb der Leiterbahn Lötstopplack aufgetragen, dann handelt es sich um einen Coated Microstrip. Beim Surface Microstrip ist die effektive Dielektrizitätskonstante geringer als die des dielektrischen Laminats. Je nach dielektrischem Substrat und dessen Dicke können mit Microstrips Frequenzen zwischen 20 GHz und 160 GHz übertragen werden.

## Microvia



Herstellung eines Microvias

mehreren Layern sorgen. Solche Mikrolöcher werden mit Lasern oder mechanischen Mikrobohrern hergestellt und haben einen Durchmesser von einigen hundert Mikrometern. Ein Microvia ist durch einen Lochdurchmesser von  $<300\ \mu\text{m}$  und/oder einer Lochdichte von  $>1.000\ \text{Vias}/\text{qdm}$  definiert. Nach IPC 6016 ist der Lochdurchmesser sogar  $<150\ \mu\text{m}$ . Microvias dienen ausschließlich zur Kontaktierung und werden mit leitenden Materialien beschichtet. Bedingt durch die zunehmende Miniaturisierung von Bauteilen müssen auf den Leiterplatten kleinste Verbindungsstellen zwischen einer äußeren Schicht und anderen Schichten einer Multilayer-Leiterplatte geschaffen werden. Mit solchen Vias können Chipbausteine mit kleinsten Kontaktabständen wie BGA-, QFP- oder CSP-Packages entflochten werden. Darüber hinaus können Microvias für die Kontaktierung von *Striplines* und *Microstrips* benutzt werden, da sie die Impedanz der Übertragungsleitungen nicht beeinträchtigen.

Als Microvias werden kleine *Sacklöcher* bezeichnet, die auf Multilayer-Leiterplatten für die Verbindung zwischen zwei oder

## MID, moulded interconnect device

Die MID-Technologie (Moulded Interconnect Device) dient zur Herstellung räumlicher elektronischer oder optischer Bauteile, Baugruppen und Schaltungen. Im Gegensatz zur klassischen zweidimensionalen *Leiterplatte* wird bei der MID-Technik ein Teil des Gehäuses oder ein anderes mechanisches Teil als Schaltungsträger benutzt. Moulded Interconnect

# Leiterplatte



*Mit Laser Direct Structuring (LDS) behandelte Oberfläche, Foto: Harting Mitronics*

Device ist eine Kombination aus Spritzguss und anschließender strukturierter Metallisierung, dem Laser Direct Structuring (LDS), von dreidimensionalen Baugruppen.

Es gibt verschiedene Fertigungs- und Montageverfahren für die Herstellung von MIDs, wobei die LDS-Technologie von LPKF Laser & Electronics AG häufig eingesetzt wird. Dieses Verfahren arbeitet mit einem speziellen metallischen Kunststoff, der per Laserstrahl aktiviert wird. Das bedeutet, dass an den belichteten Stellen Metall abgeschieden wird.

Andere Verfahren arbeiten mit Ätztechniken und wieder andere verwenden einen Kunststoff, der Halbleitermaterialien enthält.

Bei MID-Bauteilen kann es sich beispielsweise um LEDs handeln, die eine gebündelte Abstrahlcharakteristik haben, die mit einem Reflektor erzeugt wird, oder um Mobiltelefon-Antennen. MID-Bauelemente und Baugruppen werden u.a. in Handys und der Automotive-Technik eingesetzt.

<http://www.3dmid.de>

Die EU-Richtlinie 2002/95/EG „zur Beschränkung der Verwendung bestimmter gefährlicher Stoffe in Elektro- und Elektronikgeräten“ vom 27. Januar 2003 ist bekannt als RoHS-Richtlinie. Die RoHS-Richtlinie tritt im Juli 2006 in Kraft und wird die Herstellung von Elektro- und Elektronikgeräten entscheidend beeinflussen, da die Hersteller Produkte und

**RoHS, restriction of hazardous substances**

*RoHS-Richtlinie*

# Leiterplatte

Kategorie	Produkte
1	Haushaltsgroßgeräte
2	Haushaltskleingeräte
3	IT- und Telekommunikations-Geräte
4	Geräte der Unterhaltungselektronik
5	Beleuchtungskörper
6	Elektrische und elektronische Werkzeuge
7	Spielzeug, Sport- und Freizeitgeräte
8	Medizinische Geräte
9	Überwachungs- und Kontrollgeräte
10	Automatische Ausgabegeräte

Gerätekatogorien für die RoHS-Richtlinie

Quecksilber, Chrom (VI) und bromierte Flammschutzmittel wie *PBB* und *PBDE*, die ein Gesundheitsrisiko darstellen, dürfen nach der Schadstoff-Richtlinie nicht mehr verwendet werden. Da in der Leiterplattentechnik und -bestückung kein *Blei* mehr verwendet werden darf, haben sich der Lötprozess und die Reflow-Temperaturen für das Reinzinn entsprechend um etwa 40°C erhöht, was sich in einer höheren Temperaturfestigkeit der Bauteile und Steckverbinder niederschlägt. Die Temperaturprofile liegen bei max. 260°C, wodurch einige Bauteile in temperaturfesteren Werkstoffen ausgeführt sein müssen.

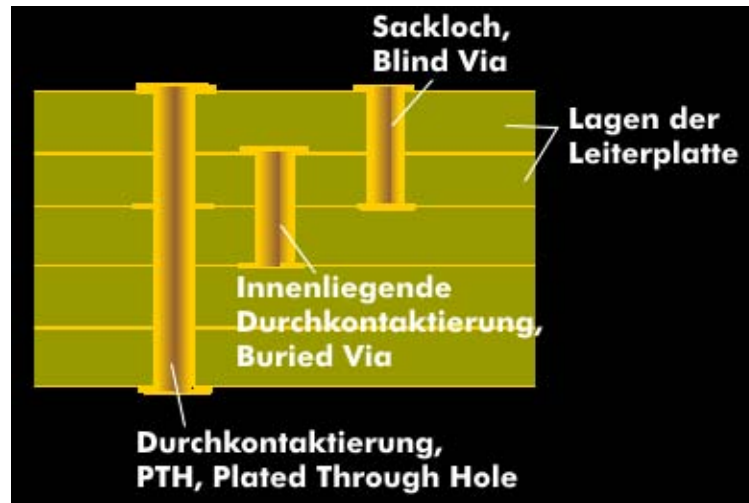
Entsprechend den Industriestandard-Spezifikationen bezeichnet der Begriff „bleifrei“ Materialien mit einem Bleigehalt von weniger als 0,1 %.

In der Fertigung von mehrlagigen *Leiterplatten* gibt es verschiedene Techniken um die obere oder untere Löt- oder Bestückungsseite miteinander oder mit einer dazwischen liegenden

Produktionsverfahren ändern und der Richtlinie entsprechend anpassen müssen.

Die RoHS-Richtlinie betrifft gleichermaßen elektrische und elektronische Geräte, Bauteile, Baugruppen, Steckverbinder, Sockel und *Leiterplatten* und zielt darauf ab, alle bisherigen bleibasierten Techniken bleifrei auszuführen. Auch andere Schadstoffe wie Cadmium,

# Leiterplatte



Verschiedene Via-Ausführungen

Kontaktierungen, die von der Bestückungsseite oder der Lötseite bis zu einer inneren Leiterplattenlage reichen und von später aufgetragenen Leiterplattenlagen abgedeckt werden. Eine Sonderform der Sacklöcher bilden solche, die zwei innenliegenden Leiterplattenlagen miteinander verbinden. Sie heißen Buried Vias und werden beidseitig von später aufgetragenen Leiterplattenlagen abgedeckt.

Die SMT-Technik (Surface Mounted Technology) ist eine Oberflächenmontage mit der die Bestückung von gedruckten Schaltungen (PCB) von Platinen und Leiterplatten vereinfacht wird. Die für die Bestückung notwendigen SMD-Bauteile zeichnen sich durch ihre extrem kleine Bauform aus und werden bei der Bestückung direkt auf die kupferkaschierte Oberfläche der Platine gelötet. Sie benötigen keine Bohrlöcher wie die bedrahteten Bauelemente für die Durchstecktechnik (THT), wesentlich weniger Platz und können ein- oder beidseitig auf

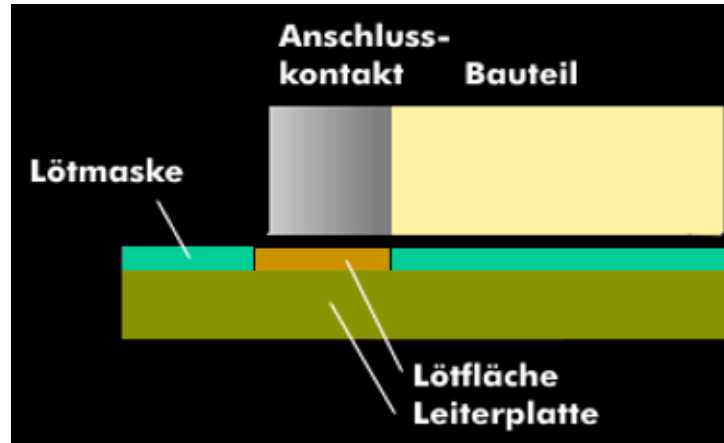
Leiterplattenlage zu kontaktieren. Diese Kontaktierungen nennt man *Vias*. Bei den Vias unterscheidet man zwischen solchen, die die beiden äußeren Leiterplattenlagen miteinander verbinden, das sind durchkontaktierte Vias oder Plated Through Holes (PTH), solchen, die eine äußere Lage mit einer inneren verbinden, das sind Sacklöcher oder Blind Vias und den innenliegenden Durchkontaktierungen, den Buried Vias.

Sacklöcher, Blind Vias, sind

## SMT, surface mounted technology

### SMT-Technik

# Leiterplatte



Löttechnik bei der SMT-Technik

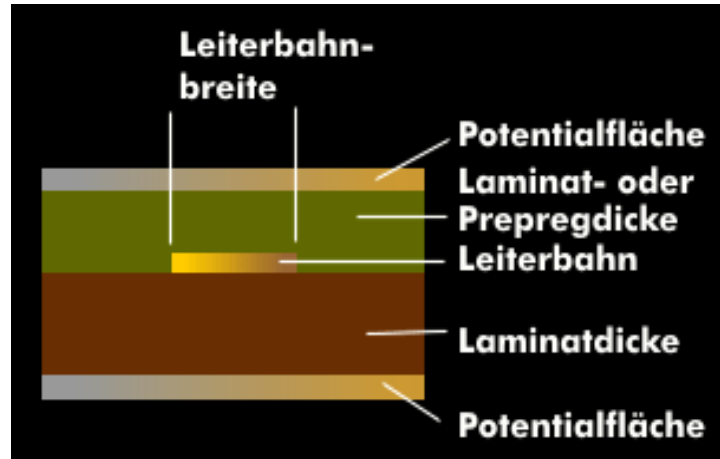
dünnen Platinen montiert werden. Die SMT-Platinen können vollautomatisch bestückt werden. Die Bestückungsleistung kann bis zu 100.000 SMD-Bauteile pro Stunde und sogar darüber betragen. Da die SMD-Bauteile extrem klein sind erfolgt die Beschriftung nur über einen Code, der auf die Platine gedruckt wird. Die Lötverbindung der SMD-Bauteile mit den *Leiterbahnen* erfolgt mittels Lötverbindung in einem Schwalllötbad.

## Stripline Streifenleitung

Streifenleitungen und *Microstrips* sind Übertragungsleitungen um hochfrequente Signale mit definiertem Übertragungsverhalten über *Leiterplatten* zu übertragen. Beide Techniken wurden Mitte des letzten Jahrhunderts entwickelt und unterscheiden sich in einigen Details. Während bei der Streifenleitung die *Leiterbahnen* in einer Art Sandwich zwischen zwei Potentialflächen eingebettet sind, arbeitet das Microstrip nur mit einer Potentialfläche.

Technisch wird mit der Stripline ein Hochfrequenzkabel mit definierter Impedanz nachgebildet. Die beiden äußeren Potentialflächen bilden den Außenleiter, die dazwischen liegende Leiterbahn den Innenleiter. Zwischen der unteren Potentialfläche und der inneren Leiterbahn liegt als Dielektrikum das Laminat der Leiterplatte. Oberhalb der Leiterbahn das Prepreg, das ist duroplastisches Material aus vorimprägnierten Fasern. Die Impedanz der Streifenleitung wird durch die Leiterbahnbreite sowie durch die Dicke des Laminats und des Prepregs und deren Permittivität bestimmt. Je größer die Laminat- und Prepregdicke, desto höher die Impedanz. Dagegen beeinflusst die Leiterbahndicke die Impedanz der Stripline nur

# Leiterplatte



Aufbau der Stripline

unwesentlich: Je dicker die Leiterbahn, desto geringer die Impedanz. Eine Verdoppelung der Leiterbahndicke führt zu einer Impedanzreduzierung von etwa 1 % bis 2 %. Die Vorteile beider Techniken, der der Stripline und der des Microstrips, liegen in der Herstellungstechnik, da sie bereits in der Leiterplattenplanung berücksichtigt werden können und auf der Leiterplatte selbst keine HF-Stecker eingebaut werden müssen. Im Gegensatz zum Microstrip ist die Stripline

durch die beiden Potentialflächen beidseitig gegen elektromagnetische Felder abgeschirmt.

Die THR-Technik (Through Hole Reflow) ist eine Bestückungstechnik für *Leiterplatten* (PCB). Mit der THR-Technik können bedrahtete Bauteile aber auch SMD-Bauteile verarbeitet werden. Durch dieses Verfahren, das die THR-Technik in die *SMT-Technik* integriert, können die Bestückungskosten für die automatische Leiterplattenbestückung gesenkt werden, da einige Prozessschritte der *THT-Technik* entfallen. Voraussetzung ist für die Integration allerdings die Validierung des Fertigungsprozesses sowie die Anpassung der Bestückungsparameter wie des Leiterplattendesigns und des Pastendrucks.

Bei *Leiterplatten* unterscheidet man zwischen solchen bei denen die elektronischen Bauteile mit Anschlussdrähten versehen sind, die in vorgebohrte Löcher eingesteckt werden, der Through-Hole-Technik (THT), und der *SMT-Technik*, bei denen die Bauteile nur

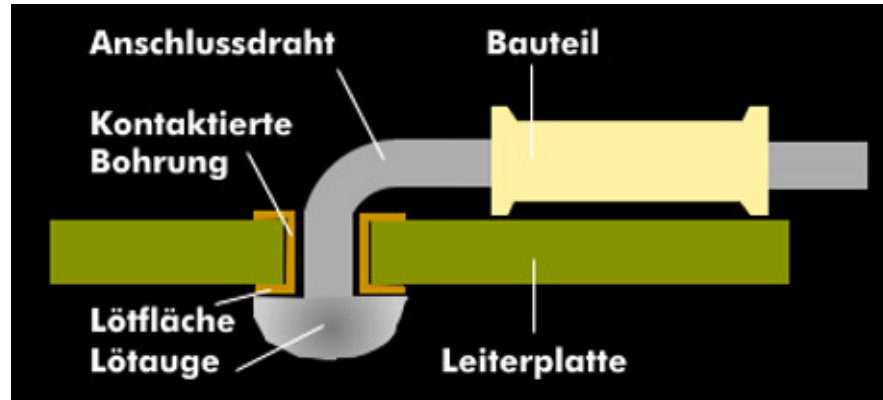
**THR, through hole reflow**

*THR-Technik*

**THT, through hole technology**

*Durchstecktechnik*

# Leiterplatte



Löttauge (Pad) bei einer THT-Verbindung

und bei durchkontaktierten Löchern ist die Bohrung mit einer Kupferhülse belegt. Die Bohrungen stellen die elektrische und mechanische Verbindung zwischen Leiterplatte und Bauteil her. Das elektronische Bauteil wird mit dem Anschlussdraht oder -stift durch die Bohrung gesteckt, die Anschlussdrähte werden abgeschnitten und mittels Lötverbindung im Schwalllötbad mit der *Leiterbahn* verlötet. Dabei fließt das Lot auch zwischen Kupferhülse und Anschlussdraht.

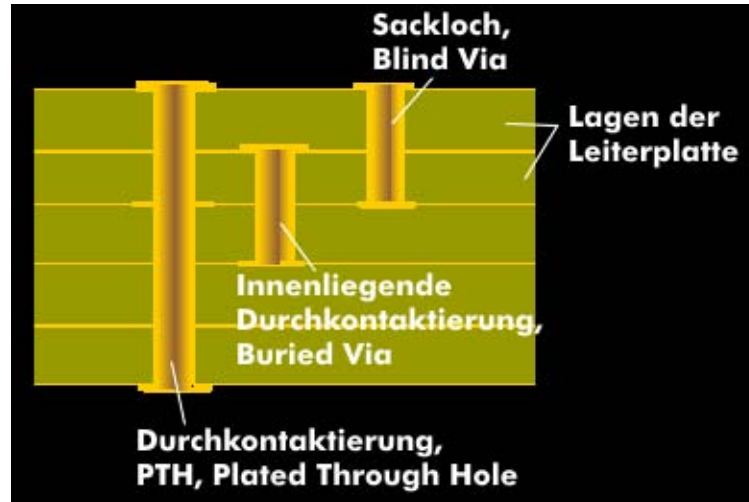
Bei dieser Leiterplattentechnik werden Durchkontaktierungen zwischen den einzelnen Lagen der mehrlagigen Leiterplatte mit *Vias* realisiert.

Vias sind die durchkontaktierten Löcher einer *Leiterplatte*, sie werden auch als Lagenwechsler bezeichnet. Solche Vias dienen ausschließlich der Verbindung zwischen zwei Lagen einer Leiterplatte, nicht aber für das Einstecken der *THT*-Bauteile.

Vias können die beiden äußeren Lagen der Leiterplatte miteinander verbinden. Diese Technik mit durchkontaktierten Vias nennt man Plated Through Hole (*PTH*). Werden die *Leiterbahnen*

Anschlusskontakte haben, die auf der Leiterplattenoberfläche aufgebracht und verlötet werden. Die klassische Leiterplatten-Bestückungstechnik ist die Durchstecktechnik. Bei dieser Technik werden die Einstecklöcher berechnet, gebohrt und kontaktiert. Die einzelnen Bohrungen haben eine Lötfläche

## Via



Verschiedene Via-Ausführungen

Wirelaid handelt es sich um eine Technik bei der *Leiterbahnen* auf Leiterplatten durch eingelegte Drähte verstärkt werden. Dadurch werden aus normalen Leiterbahnen, die nur geringe Stromstärken vertragen, Hochstromleiterbahnen.

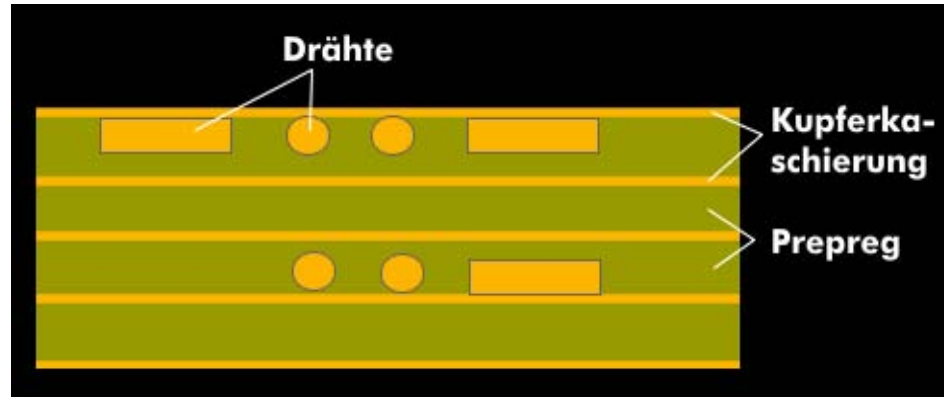
Die ständig steigenden Anforderungen an die Leistungselektronik führen dazu, dass deutlich höhere Ströme über die *Leiterplatten* und Verbindungselemente geführt werden müssen. Da normale Leiterbahnen extrem dünn sind, sind sie für Hochströme nicht geeignet, sie würden die maximale Erwärmung überschreiten und müssen dafür im Leiterquerschnitt vergrößert werden. Dies erfolgt mit Drähten, die in das Basismaterial der Leiterplatten eingebettet werden.

Der Leiterquerschnitt und der spezifische Widerstand des Leiterbahnmaterials bestimmen in Abhängigkeit vom Stromfluss die Erwärmung der Leiterbahn. Diese Zusammenhänge sind in der *IPC-Richtlinie 2152* beschrieben. Die Zusammenhänge zeigen, dass die Leiterbahnen bei

von zwei innenliegenden Lagen miteinander verbunden, spricht man von Buried Vias. *Sacklöcher*, die die oberste oder unterste Lage mit einer Innenlage verbinden, heißen Blind Vias. Bei geringen Leiterbahnabständen werden die Vias zunehmend kleiner, man spricht dann von *Microvias*.

Die Wortschöpfung Wirelaid setzt sich zusammen aus Wire und laid, wobei Wire für Draht steht und laid für einlegen. Bei

# Leiterplatte



*Wirelaid-Technik mit in die Leiterplatte eingebetteten Leitungen*

Leiterplatte, eine dickere Kupferkaschierung oder eben Wirelaid. Für die Leiterbahnverstärkung kann jede Schicht einer Multilayer-Leiterplatte benutzt werden. Außerdem kann bei der Wirelaid-Technik die Leiterbahnverstärkung durch eine dickere Leiterbahn oder durch einen runden Draht erfolgen.

normaler Kupferkaschierung sehr breit werden und 10 mm und mehr betragen können. Da solche breiten Leiterbahnen nicht praktikabel sind und die Leiterplatten verteuern, bieten sich einige Alternativen an wie das parallele Verlegen mehrerer Leiterbahnen auf den einzelnen Schichten eines Multilayer-

## Herausgeber

Klaus Lipinski  
Datacom-Buchverlag GmbH  
84378 Dietersburg

ISBN: 978-3-89238-226-3

## Leiterplatte

E-Book, Copyright 2011

Trotz sorgfältiger Recherche wird für die angegebenen Informationen keine Haftung übernommen.



Dieses Werk ist unter einem Creative Commons Namensnennung-Keine kommerzielle Nutzung-Keine Bearbeitung 3.0 Deutschland Lizenzvertrag lizenziert.

Erlaubt ist die nichtkommerzielle Verbreitung und Vervielfältigung ohne das Werk zu verändern und unter Nennung des Herausgebers. Sie dürfen dieses E-Book auf Ihrer Website einbinden, wenn ein Backlink auf [www.itwissen.info](http://www.itwissen.info) gesetzt ist.

Layout & Gestaltung: Sebastian Schreiber

Titel: 1. © Viktor Kuryan - Fotolia.com

Produktion: [www.media-schmid.de](http://www.media-schmid.de)

Weitere Informationen unter [www.itwissen.info](http://www.itwissen.info)